

# «Математические модели и методы синтеза СБИС»

---

Тема доклада:

Cut Ranking and Pruning: Enabling A General And Efficient FPGA Mapping Solution

Докладчик: Уваров Иван

Дата доклада: 2 декабря 2016 года

Аннотация доклада:

В докладе рассматриваются подходы для ускорения решения задачи привязки логических схем к библиотеке для программируемых логических интегральных схем с оптимизацией по занимаемой площади. Рассмотрены вопросы перечисления всевозможных разрезов, их ранжирования на основе специальной характеристики, оценивающей площадь результирующей схемы, а также отбрасывания заведомо неоптимальных разрезов в процессе перечисления.

Литература:

[1] Cong J., Wu C., Ding Y. Cut ranking and pruning: Enabling a general and efficient FPGA mapping solution //Proceedings of the 1999 ACM/SIGDA seventh international symposium on Field programmable gate arrays. – ACM, 1999. – С. 29-35.