Математические модели и методы логического синтеза СБИС

Осень 2022

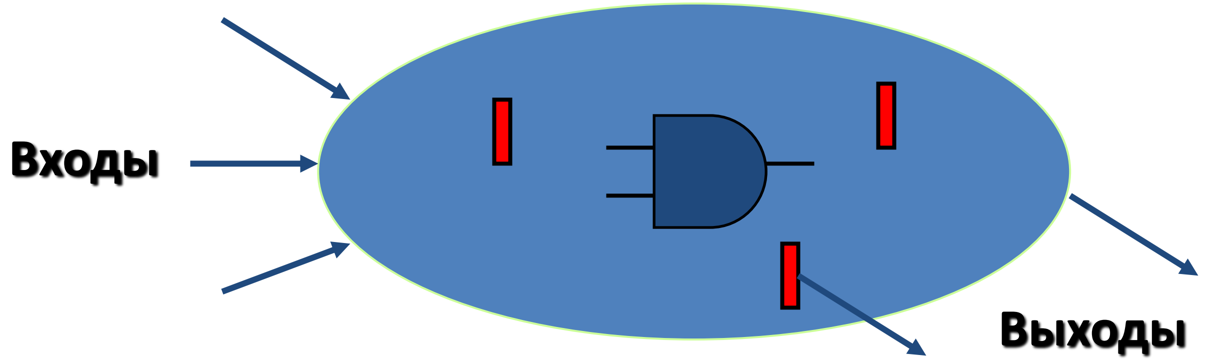
Лекция 8

План лекции

- Задача временной оптимизации схем (retiming)
  - Модель схем
  - Типовые постановки задачи временной оптимизации схем
- Алгоритмы временной оптимизации схем

Задача временной оптимизации схем

Схема из функциональных элементов и элементов задержки:



Различные цели:

- Уменьшение времени такта схемы
- Уменьшение площади схемы
  - За счет уменьшения числа регистров

Retiming

Проблема

- Рассмотренные ранее методы оптимизируют только комбинационную часть схемы и не учитывают взаимосвязи между входами и выходами регистров

Решение

- Retiming: Перемещение регистров по схеме, которое приводит
  - Уменьшению числа регистров или времени такта
  - Но сохраняют функциональность схемы
- Peripheral retiming: Комбинирует retiming с оптимизацией комбинационной части схемы
  - Временно из схемы удаляются регистры
  - Оптимизация больших комбинационных схем

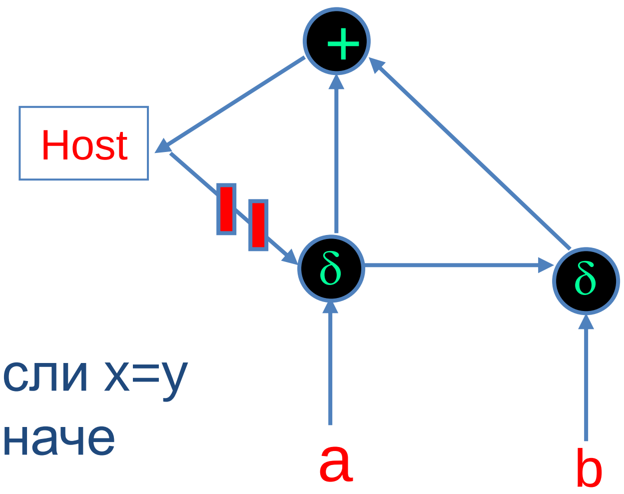
Модель последовательной схемы

[Leiserson, Rose and Saxe (1983)]

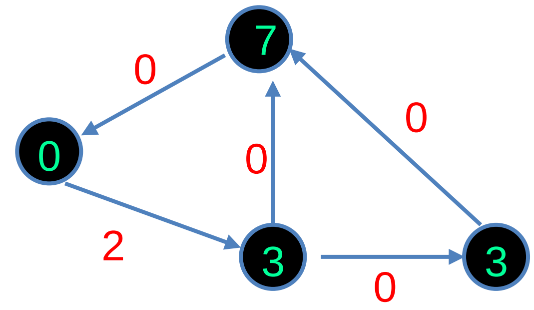
Ориентированный граф: $G(V,E,d,w)$

– V - множество функциональных элементов (ФЭ)
– E - множество соединений (проводов)
– d(v) - задержка ФЭ v, $(d(v)\geq 0)$
– w(e) - число элементов единичной задержки (регистров) на ребре e, $(w(e)\geq 0)$

Пример



Корреллятор



Последовательная схема

$$\delta(x, y) = \begin{cases} 1, & \text{если } x=y \\ 0, & \text{иначе} \end{cases}$$

ФЭ	Задержка
δ	3
+	7

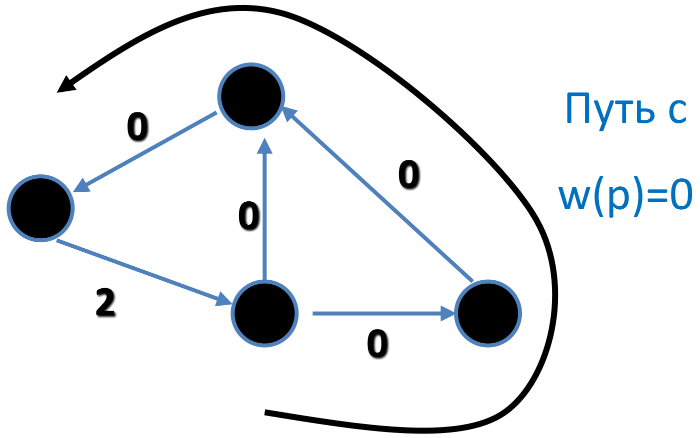
Каждый ориентированный цикл должен содержать хотя бы один регистр, то есть нет циклов в комбинационной логике

Вводные определения

Для пути p: $v_0 \xrightarrow{e_0} v_1 \xrightarrow{e_1} \cdots v_{k-1} \xrightarrow{e_{k-1}} v_k$

$$d(p) = \sum_{i=0}^{k} d(v_i)$$

$$w(p) = \sum_{i=0}^{k-1} w(e_i)$$



Время такта c:

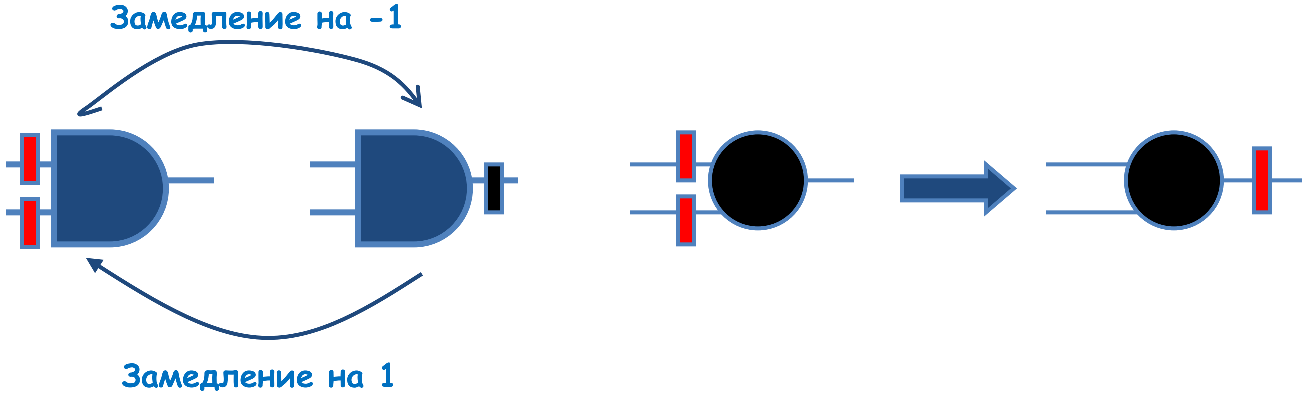
$$c = \max_{p:\ w(p)=0} \{d(p)\}$$

Для тестовой схемы $c = 13$.

Можно ли уменьшить время такта и как?

Основная операция - замедление

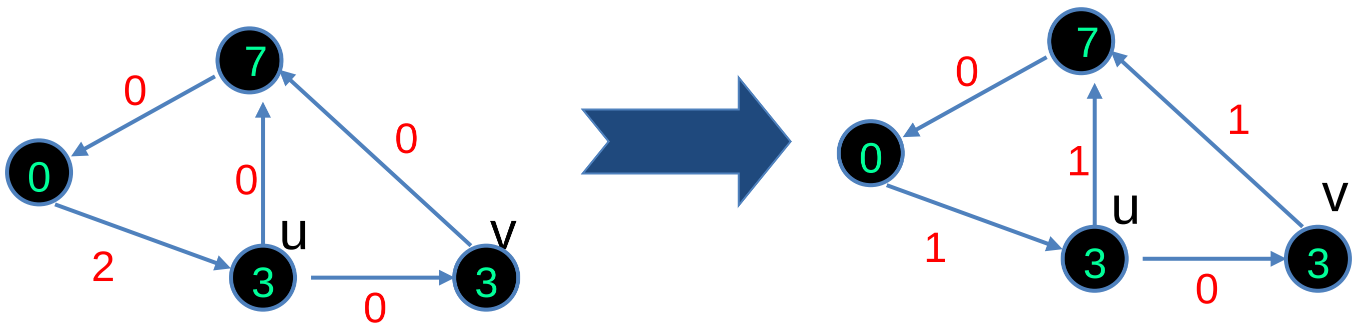
- Передвижение регистров
  - от входов к выходам и наоборот



- Данная операция не влияет на работу ФЭ
- Формальное определение: операция замедления
  - r: $V \to Z$, специальная целочисленная разметка вершин
  - $w_r(e) = w(e) + r(v) - r(u)$ для ребра $e = (u,v)$

Основная операция - замедление

Например, $r(u) = -1$, $r(v) = -1$ приводит к



- Для пути $p: s \to t$, $w_r(p) = w(p) + r(t) - r(s)$
- Замедление:
  - $r : V \to Z$, целочисленная разметка вершин
  - $w_r(e) = w(e) + r(v) - r(u)$ для ребра $e = (u,v)$
  - Разметка r корректна, если $w_r(e) \geq 0$, $\forall e \in E$

Минимизация времени такта

Задача:

Для схемы G (V, E, d, w) найти легальную разметку r, такую что

$$c = \max_{p:\ w_r(p)=0} \{d(p)\}$$

является минимальным

Вспомогательные матрицы:

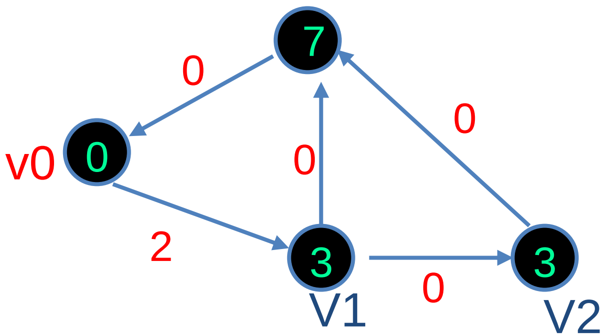
- Матрица регистров

$$W(u, v) = \min_p \{w(p) : u \xrightarrow{p} v\}$$

- Матрица задержек

$$D(u, v) = \max_p \{d(p) : u \xrightarrow{p} v, w(p) = w(u, v)\}$$

Минимизация времени такта



W – матрица регистров:
W(u, v) = минимальное количество регистров на пути от u к v

D – матрица задержек:
D(u, w) = максимальная задержка по всем путям между u и v

W

	V0	V1	V2	V3
V0	0	2	2	2
V1	0	0	0	0
V2	0	2	0	0
V3	0	2	2	0

D

V0	V1	V2	V3	
0	3	6	13	V0
13	3	6	13	V1
10	13	3	10	V2
7	10	13	7	V3

Задержка больше 7 отмечена красным цветом

$c \le \alpha \Leftrightarrow \forall p$, из $d(p) > \alpha$ следует $w(p) \ge 1$

Условия корректности разметки

- Рассмотрим задачу: существует ли корректная разметка для времени такта, равного α
- Условие корректности разметки: $w_r(e) \geq 0$ for all e. Тогда,
  $w_r(e) = w(e) + r(v) - r(u) \geq 0$ или $r(u) - r(v) \leq w(e)$
- Для всех путей p: $u \rightarrow v$, таких что $d(p) \geq \alpha$, требуется, чтобы $w_r(p) \geq 1$
- Следовательно, $1 \leq w_r(p) = \sum_{i=0}^{k-1} w_r(e_i)$

$$
\begin{aligned}
&= \sum_{i=0}^{k-1} [w(e_i) + r(v_{i+1}) - r(v_i)] \\
&= w(p) + r(v_k) - r(v_0) \\
&= w(p) + r(v) - r(u)
\end{aligned}
$$

- Если взять путь минимального веса, то $r(u)-r(v) \leq W(u,v)-1$
- Отметим, что последнее выражение не зависит от пути. Достаточно использовать это ограничение для всех пар вершин u и v, таких что $D(u,v) > \alpha$

Решение задачи

- Все ограничения имеют одинаковую структуру: разность двух переменных
- Связь с задачами о кратчайшем и максимальном пути

Коррелятор: время такта $\alpha = 7$

Корректность:
$r(u)-r(v) \le w(e)$

$$
\begin{aligned}
r(v_0) - r(v_1) &\le 2\\
r(v_1) - r(v_2) &\le 0\\
r(v_1) - r(v_3) &\le 0\\
r(v_2) - r(v_3) &\le 0\\
r(v_3) - r(v_0) &\le 0
\end{aligned}
$$

Задержка D>7:
$r(u)-r(v) \le W(u,v)-1$

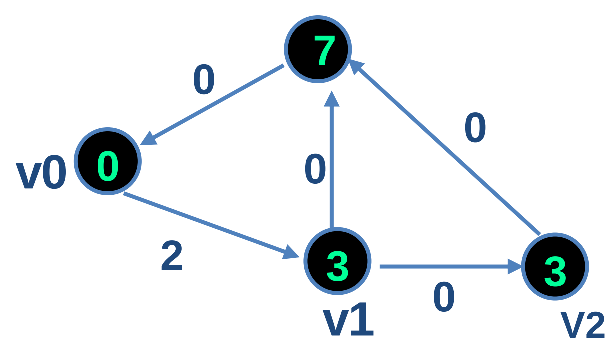
$$
\begin{aligned}
r(v_0) - r(v_3) &\le 1\\
r(v_1) - r(v_0) &\le -1\\
r(v_1) - r(v_3) &\le -1\\
r(v_2) - r(v_0) &\le -1\\
r(v_2) - r(v_1) &\le 1\\
r(v_2) - r(v_3) &\le -1\\
r(v_3) - r(v_1) &\le 1\\
r(v_3) - r(v_2) &\le 1
\end{aligned}
$$

W

	V0	V1	V2	V3
V0	0	2	2	2
V1	0	0	0	0
V2	0	2	0	0
V3	0	2	2	0

D

	V0	V1	V2	V3
V0	0	3	6	13
V1	13	3	6	13
V2	10	13	3	10
V3	7	10	13	7



Решение задачи

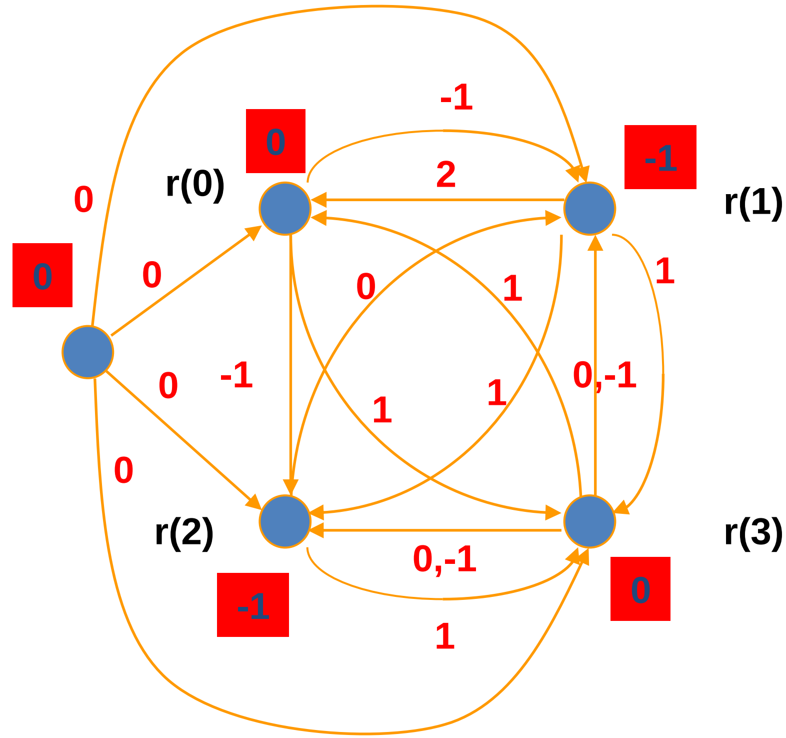
- Поиск кратчайших путей в графе ограничений: (O(|V|^3)).
- Решение существует, если в графе нет циклов отрицательного веса.

Корректность:
r(u)-r(v)≤w(e)

$$
\begin{aligned}
r(v_0) - r(v_1) &\le 2 \\
r(v_1) - r(v_2) &\le 0 \\
r(v_1) - r(v_3) &\le 0 \\
r(v_2) - r(v_3) &\le 0 \\
r(v_3) - r(v_0) &\le 0
\end{aligned}
$$

Задержка D>7:
r(u)-r(v)≤W(u,v)-1

$$
\begin{aligned}
r(v_0) - r(v_3) &\le 1 \\
r(v_1) - r(v_0) &\le -1 \\
r(v_1) - r(v_3) &\le -1 \\
r(v_2) - r(v_0) &\le -1 \\
r(v_2) - r(v_1) &\le 1 \\
r(v_2) - r(v_3) &\le -1 \\
r(v_3) - r(v_1) &\le 1 \\
r(v_3) - r(v_2) &\le 1
\end{aligned}
$$

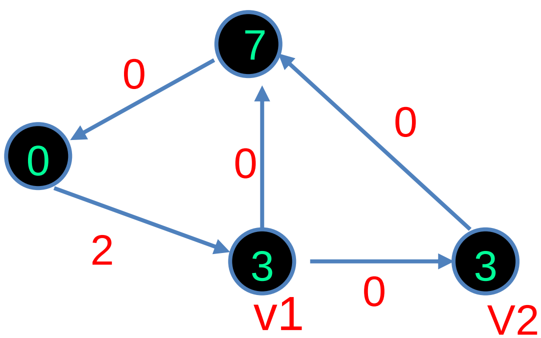


Граф ограничений

Решение: *r(v$_0$) = r(v$_3$) = 0, r(v$_1$) = r(v$_2$) = -1*

Retiming

- Для нахождения минимального времени такта производится бинарный поиск по элементам матрицы D
- Общая сложность алгоритма $(0(|V|^3 \log|V|))$

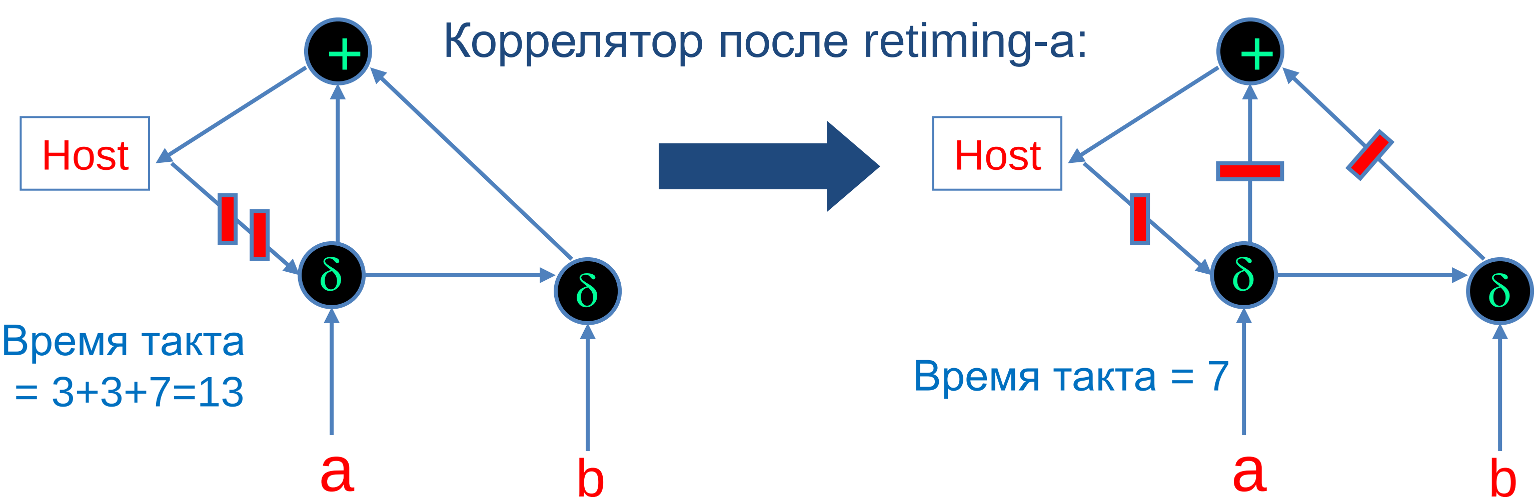


W

	V0	V1	V2	V3
V0	0	2	2	2
V1	0	0	0	0
V2	0	2	0	0
V3	0	2	2	0

D

	V0	V1	V2	V3
V0	0	3	6	13
V1	13	3	6	13
V2	10	13	3	10
V3	7	10	13	7



Retiming: эвристический алгоритм

Последовательная релаксация критического пути

- Многократно находится критический путь
- Производится +1 замедление последней вершины пути
- Сложность алгоритма $O(|V||E|\log|V|)$

Общая идея релаксационного алгоритма

- Look for paths with excessive delay.
- Make them shorter by pulling closer the terminal register.
  - Some other paths may become too long.
  - Those paths whose tail has been moved.
- Use an iterative approach.

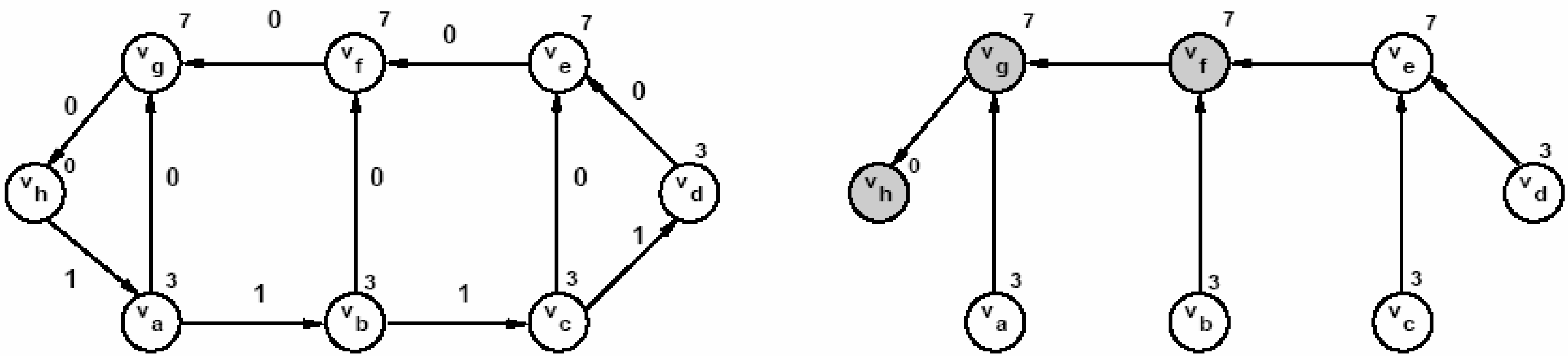
Общая идея релаксационного алгоритма

- Define vertex *data ready* time:
  - Total delay from register boundary.

- Iterative approach:
  - Find vertices with *data ready* time $> \phi$.
  - Retime these vertices by 1.

- Properties:
  - Finds legal retiming in at most $|V|$ iterations, if one exists.

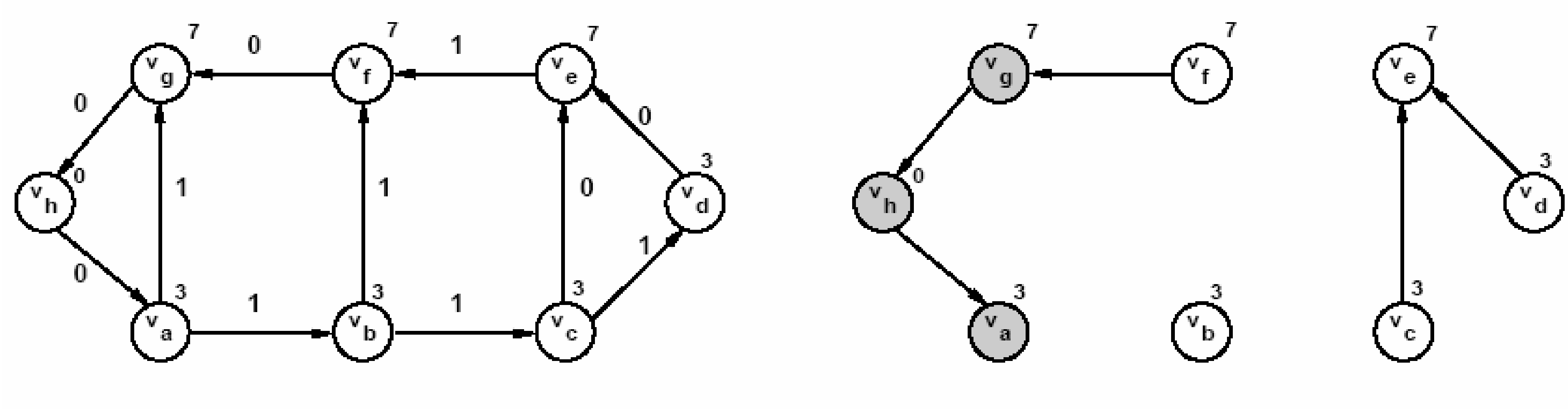
Релаксационный алгоритм – шаг 1



Retime for ϕ = 13

- Data-ready times:
  - $t_a = 3; t_b = 3; t_c = 3; t_d = 3; t_e = 10; t_f = 17; t_g = 24; t_h = 24.$
- Retime: $\{t_f, t_g, t_h\}$ by 1.

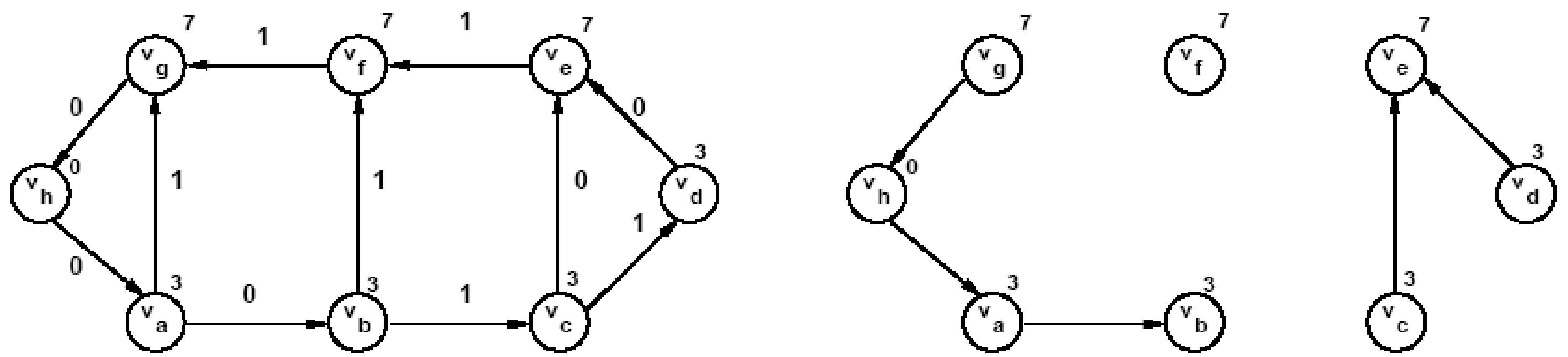
Релаксационный алгоритм – шаг 2



Retime for ϕ = 13

- Data-ready times:
  - $t_a = 17; t_b = 3; t_c = 3; t_d = 3; t_e = 10;$ $t_f = 7; t_g = 14; t_h = 14.$
- Retime:
  - $\{t_a, t_g, t_h\}$ by 1.

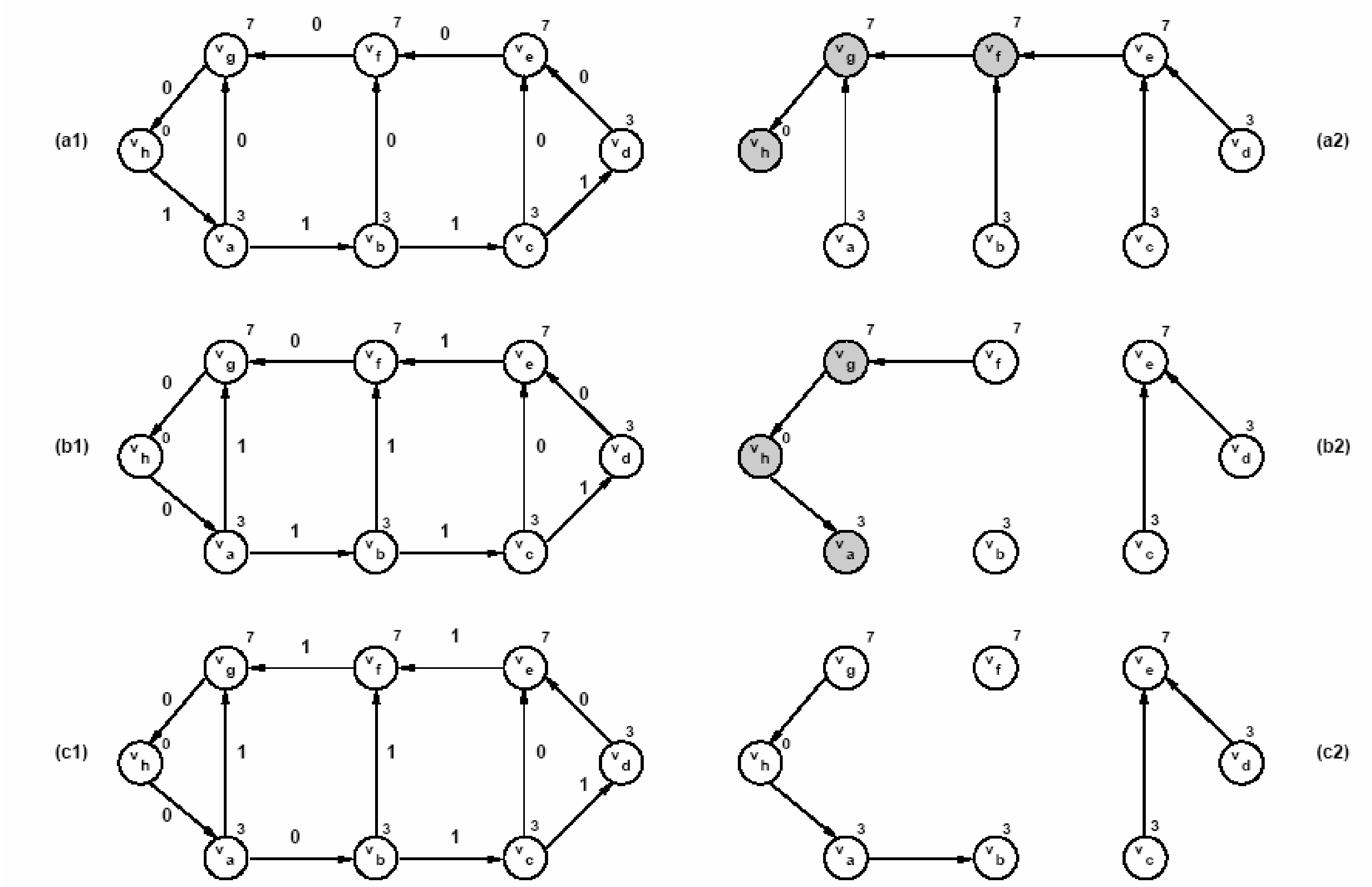
Релаксационный алгоритм – шаг 3



Retimed for ϕ = 13

- Data-ready times:
  - $t_a = 10; t_b = 13; t_c = 3; t_d = 3; t_e = 10;$ $t_f = 7; t_g = 7; t_h = 7,$
  - TIMING FEASIBLE NETWORK !

Релаксационный алгоритм (Retiming для $\phi = 13$)



Минимизация площади

Задача: минимизировать число используемых регистров

$$\begin{aligned}
\min N_r &= \sum_{e \in E} w_r\,(e) \\
&= \sum_{e:u \to v} (w(e) + r(v) - r(u)) \\
&= \sum_{e \in E} w(e) + \sum_{e:u \to v} (r(v) - r(u)) \\
&= N + \sum_{u \to v} (r(v) - r(u)) \\
&= N + \sum_{v \in V} [r(v)(\#fanin(v) - \#fanout(v)] \\
&= N + \sum_{v \in V} a_V\, r(v)
\end{aligned}$$

где a_v является константой для каждой вершины v.

Минимизация числа регистров

Минимизируемый функционал:

$$\sum_{v \in V} a_v r(v)$$

Ограничения: $w_r(e) = w(e) + r(v) - r(u) \geq 0$

- Данная задача является, по сути, задачей о минимальном потоке в сети