

Вопросы к экзамену
по курсу «Математические модели и методы синтеза СБИС»
(лектор Шуплецов М.С., 6 семестр, 318 группа, 2023 г.)

Экзамен проходит в устной форме и состоит из ответа на билет, который состоит из двух теоретических вопросов и одной задачи. Критерии выставления оценок:

1. «удовлетворительно» - правильный ответ на 1 из теоретических вопросов или правильно решенная задача.
2. «хорошо» - правильный ответ на 2 теоретических вопроса и нет верного решения задачи или правильный ответ на 1 теоретический вопрос и правильно решенная задача.
3. «отлично» - правильный ответ на 2 теоретических вопроса и решенная задача.

Теоретические вопросы

Основные представления о проектировании интегральных схем

1. Методология проектирования интегральных схем на основе стандартных ячеек.
2. Программируемые логические интегральные схемы.
3. Уровни абстракции при проектировании цифровых СБИС.
4. Упрощенный маршрут проектирования СБИС.

Основы языка описания схем Verilog

5. Модули, экземпляры (инстанции) модулей, типы reg и wire.
6. Непрерывное присваивание. Основные операторы, используемые в выражениях непрерывного присваивания. Пример.
7. Блок always. Синтаксис и особенности семантики работы таких блоков. Блокирующее и неблокирующее присваивания. Конструкции, которые допустимо использовать в блоках always. Примеры.
8. Параметрические модули. Объявление и инстанцирование параметрических модулей. Примеры.
9. Блок generate. Синтаксис и особенности семантики таких блоков. Конструкции, которые допустимо использовать в блоках generate. Примеры.

Основы проектирования интегральных схем

10. Комбинационные схемы. Подходы к проектированию комбинационных схем. Примеры.
11. Последовательные схемы. Защёлки и триггеры. RS-триггер, D-триггер.
12. Последовательные схемы. Проектирование конечного автомата.
13. Понятие об операционном и управляющем автоматах. Примеры построения указанных автоматов.
14. Аппаратная реализация алгоритма при помощи операционного и управляющего автомата. Примеры.
15. Аппаратная реализация структур данных при помощи операционного и управляющего автомата. Примеры.

16. Понятие о микроархитектуре процессора. Основные компоненты одноклоковой микроархитектуры процессора schoolMIPS.
17. Ассемблер MIPS32. Основные классы инструкций (R-type, I-type и J-type) и их примеры.

Типовые задачи

1. Спроектировать на языке описания схем Verilog комбинационную схему для заданной функции алгебры логики или системы функций алгебры логики.
2. Спроектировать на языке описания схем Verilog последовательную схему для заданной автоматной функции.
3. Спроектировать модуль на языке описания схем Verilog по заданному описанию.