

# Вопросы к экзамену

по курсу «Математические модели и методы синтеза СБИС»  
(лектор Шуплецов М.С., 6 семестр, 318 группа, 2024 г.)

Экзамен проходит в устной форме и состоит из ответа на билет, который состоит из двух теоретических вопросов. Критерии выставления оценок:

1. «удовлетворительно» - правильный ответ на 1 из теоретических вопросов.
2. «хорошо» - правильный ответ на 2 теоретических вопроса или правильный ответ на 1 теоретический вопрос и зачет по практической части курса.
3. «отлично» - правильный ответ на 2 теоретических вопроса и зачет по практической части курса.

## Вопросы билетов экзамена

### *Основные представления о проектировании интегральных схем*

1. Методология проектирования интегральных схем на основе стандартных ячеек.
2. Программируемые логические интегральные схемы.
3. Уровни абстракции при проектировании цифровых СБИС.
4. Упрощенный маршрут проектирования СБИС.

### *Основы языка описания схем Verilog*

5. Модули, экземпляры (инстанциации) модулей, типы reg и wire.
6. Непрерывное присваивание. Основные операторы, используемые в выражениях непрерывного присваивания. Пример.
7. Блок always. Синтаксис и особенности семантики работы таких блоков. Блокирующее и неблокирующее присваивания. Конструкции, которые допустимо использовать в блоках always. Примеры.
8. Параметрические модули. Объявление и инстанцирование параметрических модулей. Примеры.
9. Блок generate. Синтаксис и особенности семантики таких блоков. Конструкции, которые допустимо использовать в блоках generate. Примеры.

### *Основы проектирования интегральных схем*

10. Комбинационные схемы. Подходы к проектированию комбинационных схем. Примеры.
11. Последовательные схемы. Защёлки и триггеры. RS-триггер, D-триггер.
12. Последовательные схемы. Проектирование конечного автомата.
13. Понятие об операционном и управляющем автоматах. Примеры построения указанных автоматов.
14. Аппаратная реализация алгоритма при помощи операционного и управляющего автомата. Примеры.
15. Аппаратная реализация структур данных при помощи операционного и управляющего автомата. Примеры.

16. Понятие о микроархитектуре процессора. Основные компоненты одноктактовой микроархитектуры процессора schoolMIPS.
17. Ассемблер MIPS32. Основные классы инструкций (R-типе, I-типе и J-типе) и их примеры.

### *Логическое проектирование интегральных схем*

18. Двоичные решающие диаграммы (BDD). Структура и функционирование BDD. Особенности выбора порядка разложения по переменным.
19. Приведенные упорядоченные двоичные решающие диаграммы (ROBDD). Эффективный алгоритм построения ROBDD.
20. Задача привязки логической схемы к библиотеке. Алгоритм решения данной задачи, основанный на методе динамического программирования.

### *Физическое проектирование интегральных схем*

21. Задача разбиения интегральных схем. Алгоритм Кернигана-Лина.
22. Задача разбиения интегральных схем. Алгоритм Федуччи-Майтейсеса.
23. Задача глобального размещения блоков интегральной схемы. Алгоритм рекурсивного размещения.
24. Задача глобального размещения блоков интегральной схемы. Алгоритм квадратичного размещения.