

# Языки описания схем

(mk.cs.msu.ru → Лекционные курсы → Языки описания схем)

## Блок 7 ASIC и ПЛИС

лектор:

Подымов Владислав Васильевич

e-mail:

[valdus@yandex.ru](mailto:valdus@yandex.ru)

Осень 2017

# Маршрут проектирования схем

Проектирование цифровой схемы обычно выглядит так:

1. Поведение схемы описывается на высоком уровне (обычно RTL или ещё более высокий)
2. (*происходит какая-то автоматическая или полуавтоматическая магия*)
3. Получается низкоуровневое описание схемы в терминах реальных элементов, из которых она будет строиться
4. По полученному низкоуровневому описанию создаётся реальная цифровая схема с описанным высокоуровневым функционалом

Описание последовательности действий, производимых над схемой на втором этапе, называется **маршрутом проектирования схемы**

А что это за действия, и какими бывают виды “реальных” электронных схем?

# ASIC и ПЛИС

Два наиболее популярных вида “реальных” цифровых интегральных схем — это

**ASIC**

и

**ПЛИС**

(Application-Specific  
Integrated Circuit)

(интегральная схема  
специального назначения)

(Программируемая Логическая  
Интегральная Схема)

**ASIC** — это схема, спроектированная, оптимизированная и изготовленная для решения одной конкретной задачи

**ПЛИС** — это интегральная схема, функционал которой можно изменять для решения различных задач при помощи специальных средств *программирования (проектирования)*, применяемых после и независимо от изготовления схемы

# ASIC и ПЛИС

Маршрут проектирования ASIC можно коротко и грубо описать так: это разработка RTL-описания схемы и последовательное преобразование его в расположение областей полупроводимости на кристалле и соединений этих областей проводниками, коротко обозначенное в предыдущих блоках лекций (преобразование в последовательную схему, размещение вентилей на кристалле, ...)

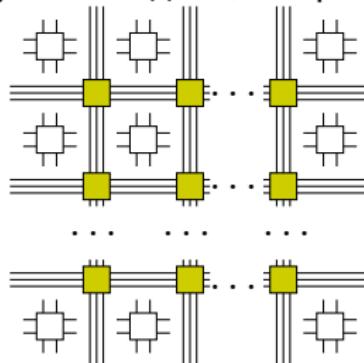
В маршруте проектирования ПЛИС<sup>1</sup> RTL-описание схемы последовательно преобразуется в конфигурацию элементов готовой ПЛИС

---

<sup>1</sup> Здесь имеется в виду не “маршрут разработки самой ПЛИС”, а “маршрут программирования ПЛИС”

# ASIC и ПЛИС

Элементы ПЛИС могут выглядеть, например, так:



Это пример устройства **ППВМ<sup>1</sup>** (**FPGA<sup>2</sup>**):

- ▶  — блоки памяти и/или логических вентилей с программируемыми функционалом
- ▶ — соединительные провода с программируемыми расположением входов/выходов и соединением с блоками
- ▶  — программируемые блоки соединения вертикальных и горизонтальных проводов

---

<sup>1</sup> Программируемая Пользователем Вентильная Матрица

<sup>2</sup> Field-Programmable Gate Array

# Итог

Элементы низкоуровневого описания схемы могут быть принципиально разными и зависят от технологии изготовления схемы

При этом разработка высокоуровневого описания схемы (например, уровней последовательных схем и регистровых передач) выглядит примерно одинаково для многих технологий

Проектирование схемы начинается с описания её функционала

Изучение принципов проектирования высокоуровневого функционала схем — основная цель данного курса

Конец блока 7