

Программируемые интегральные схемы.

Просеминар кафедры математической
кибернетики
Весна 2016



План семинара

- Программируемые интегральные схемы (ПЛИС).
- Области применения ПЛИС.
- Устройство современных ПЛИС на примере Altera DE0-Nano.
- Маршрут проектирования ПЛИС.
- Пример проектирования простого устройства на основе ПЛИС Altera.

Программируемая интегральная схема

- Программируемая интегральная схема (ПЛИС, англ. Programmable logic device, PLD) – электронный компонент, используемый для создания цифровых интегральных схем, логика работы которого не определяется при изготовлении, а задаётся посредством программирования (проектирования).
- Для программирования используются программатор и IDE (среда разработки), позволяющие задать желаемую структуру цифрового устройства в виде принципиальной электрической схемы или набора модулей на специальных языках описания аппаратуры: Verilog, VHDL, и др.

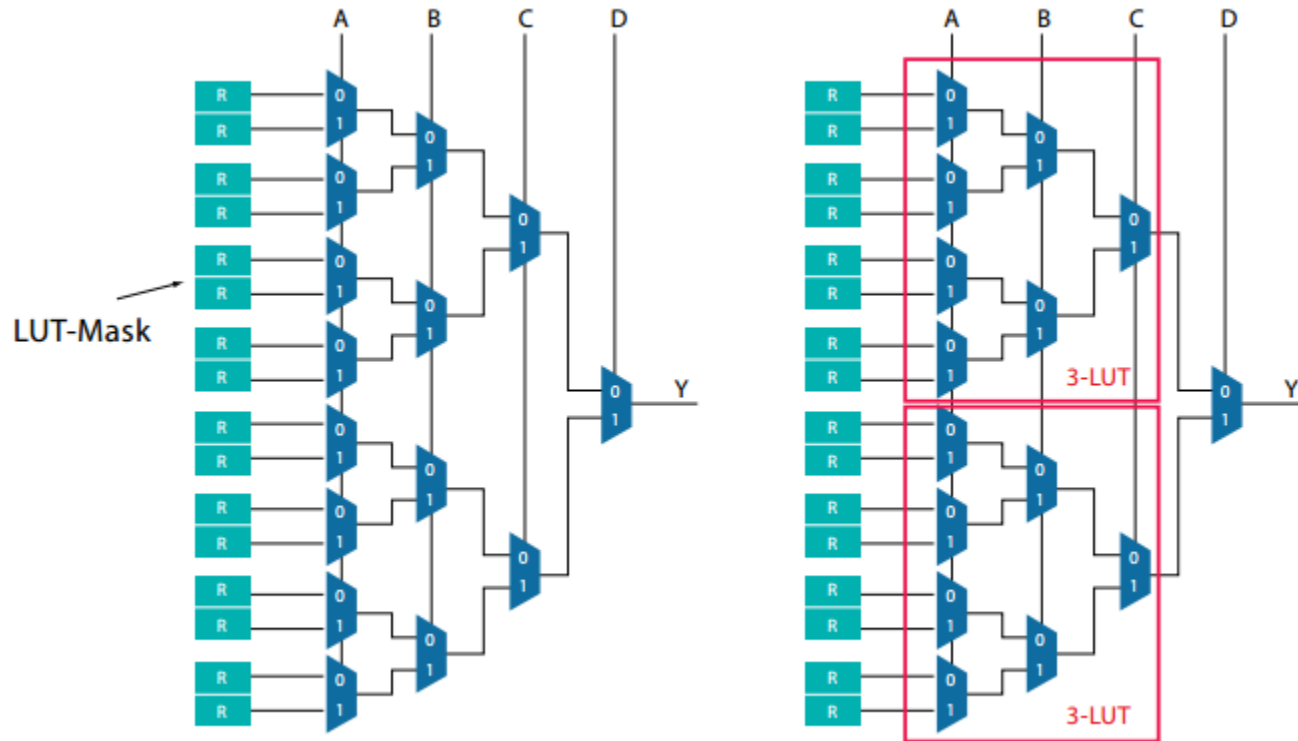
Классификация ПЛИС

- Основные типы ПЛИС:
 - Programmable array logic (PAL)
 - Gate array logic (GAL)
 - Complex programmable logic device (CPLD)
 - Field-programmable gate array (FPGA)
- ПЛИС различают по технологии производства и возможности перепрограммирования

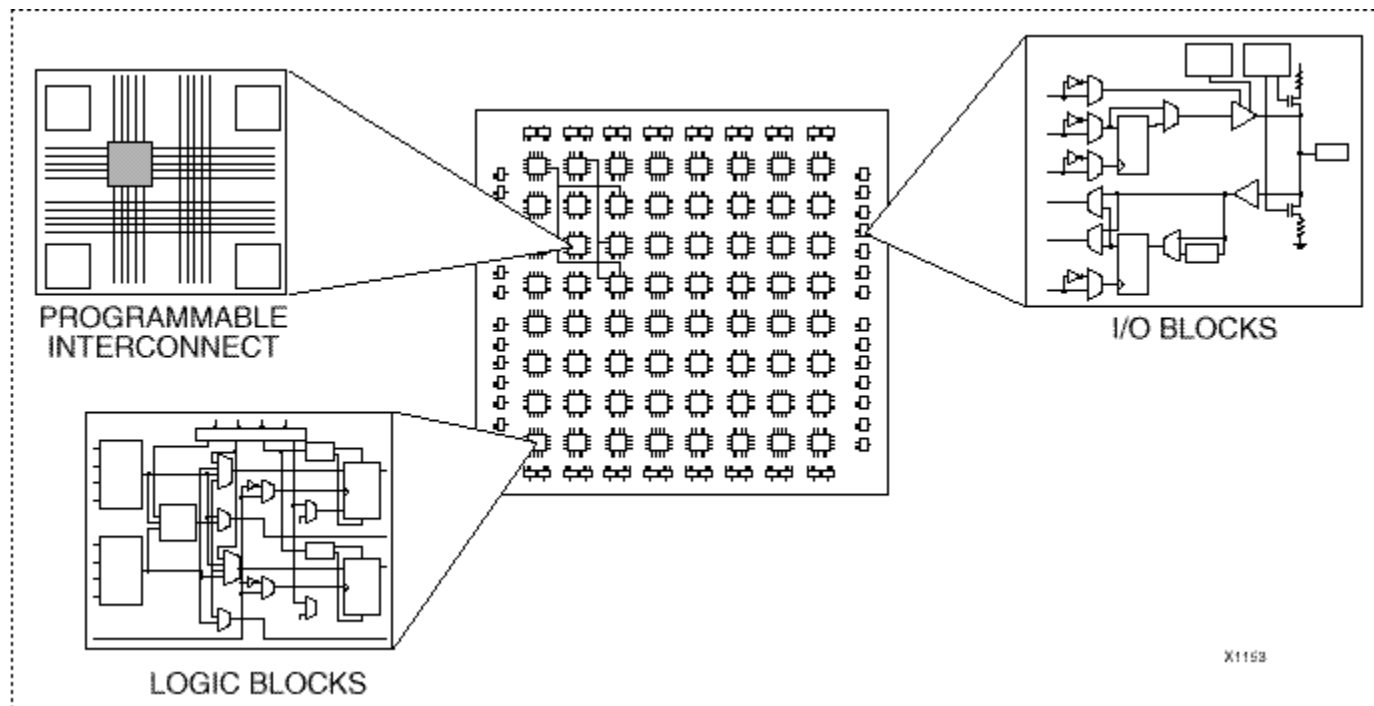
Матричные ПЛИС (FPGA)

- Программируемая пользователем вентильная матрица (FPGA) – специальный вид ПЛИС, который может быть перепрограммирован пользователем.
- Основные программируемые компоненты:
 - программируемые логические блоки;
 - блоки ввода и вывода;
 - Коммутация между элементами.

Программируемые логические блоки



Топология матричных ПЛИС



Области применения ПЛИС

- Основные направления использования ПЛИС:
 - Встраиваемые системы
 - Аппаратные ускорители
 - Прототипирование интегральных схем
- Основные области, применяющие ПЛИС:
 - Авиакосмическая, автомобильная и ВПК
 - Телекоммуникации, сетевые технологии и хранение данных
 - Микроэлектроника, медицинское и научное оборудование

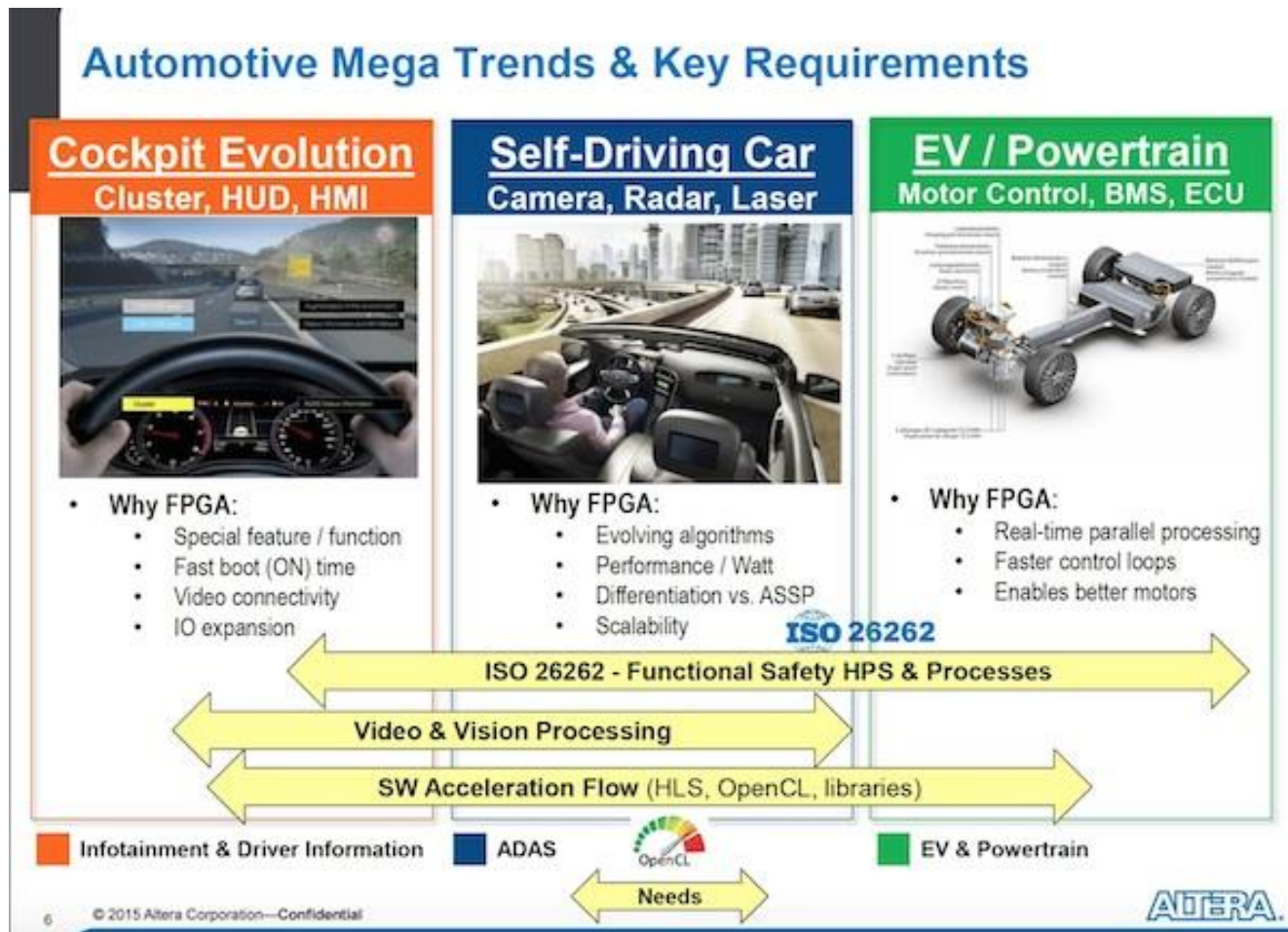
Области применения ПЛИС

- Встраиваемые системы



Области применения ПЛИС

- Встраиваемые системы



Области применения ПЛИС

- Аппаратные ускорители

Introducing the Intel® Atom™ Processor E600C Series
A Configurable Intel Processor



INTEL® ATOM™ E600 PROCESSOR SERIES + ALTERA FIELD PROGRAMMABLE GATE ARRAY

Flexibility

- Configurable with application-specific or proprietary I/O and algorithms
- Single Design supports multiple product derivatives
- Multiple functions combine into a single package for smaller form factor needs

Simplicity

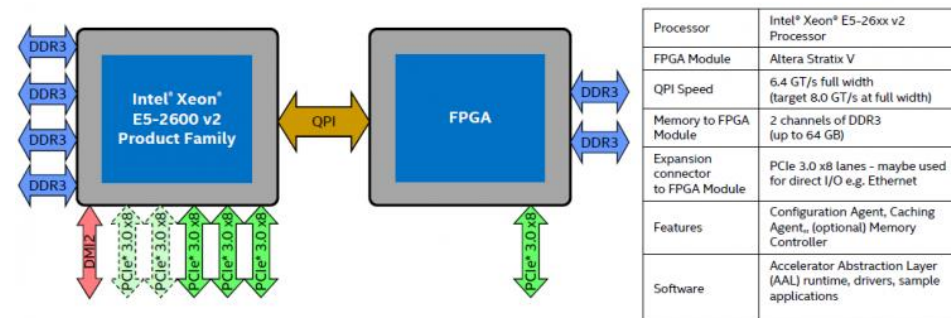
- Single Package reduces footprint and helps lower costs
- Ease of Design with few chips and simplified inventory
- Power of One with one supplier, one package, and one support call





IVB+FPGA Software Development Platform

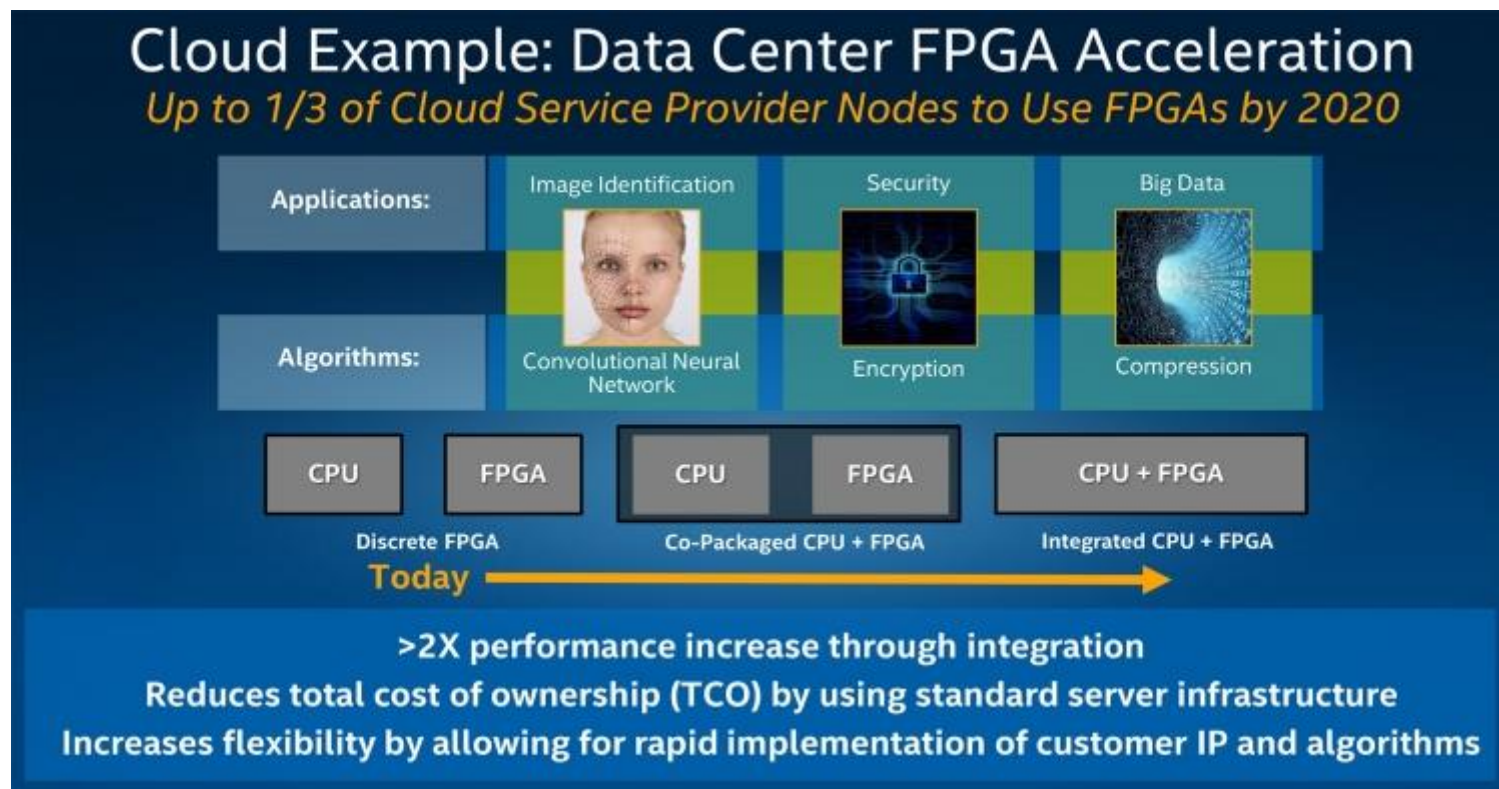
Software Development for Accelerating Workloads using Xeon and coherently attached FPGA in-socket



Heterogeneous architecture with homogenous platform support

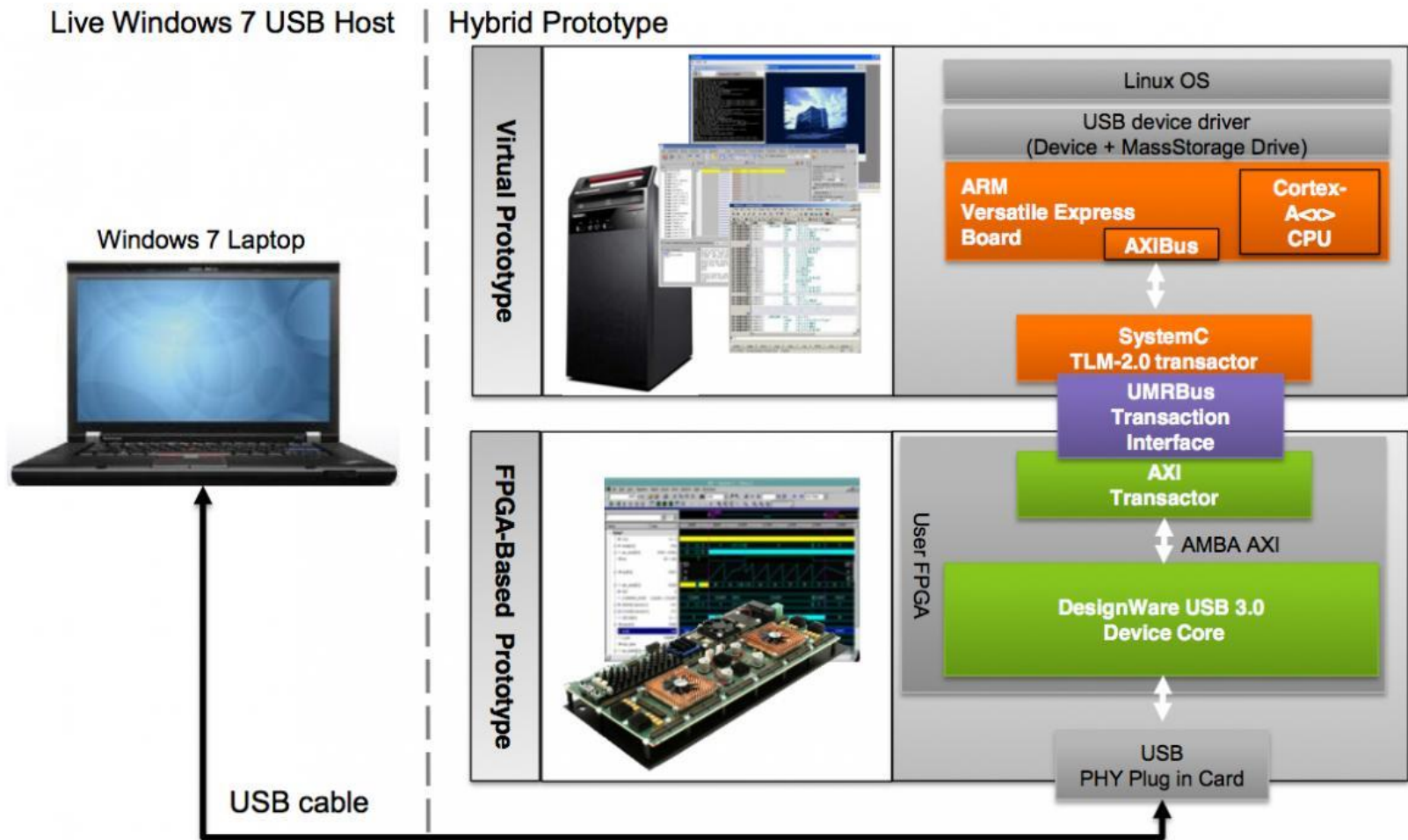
Области применения ПЛИС

- Аппаратные ускорители

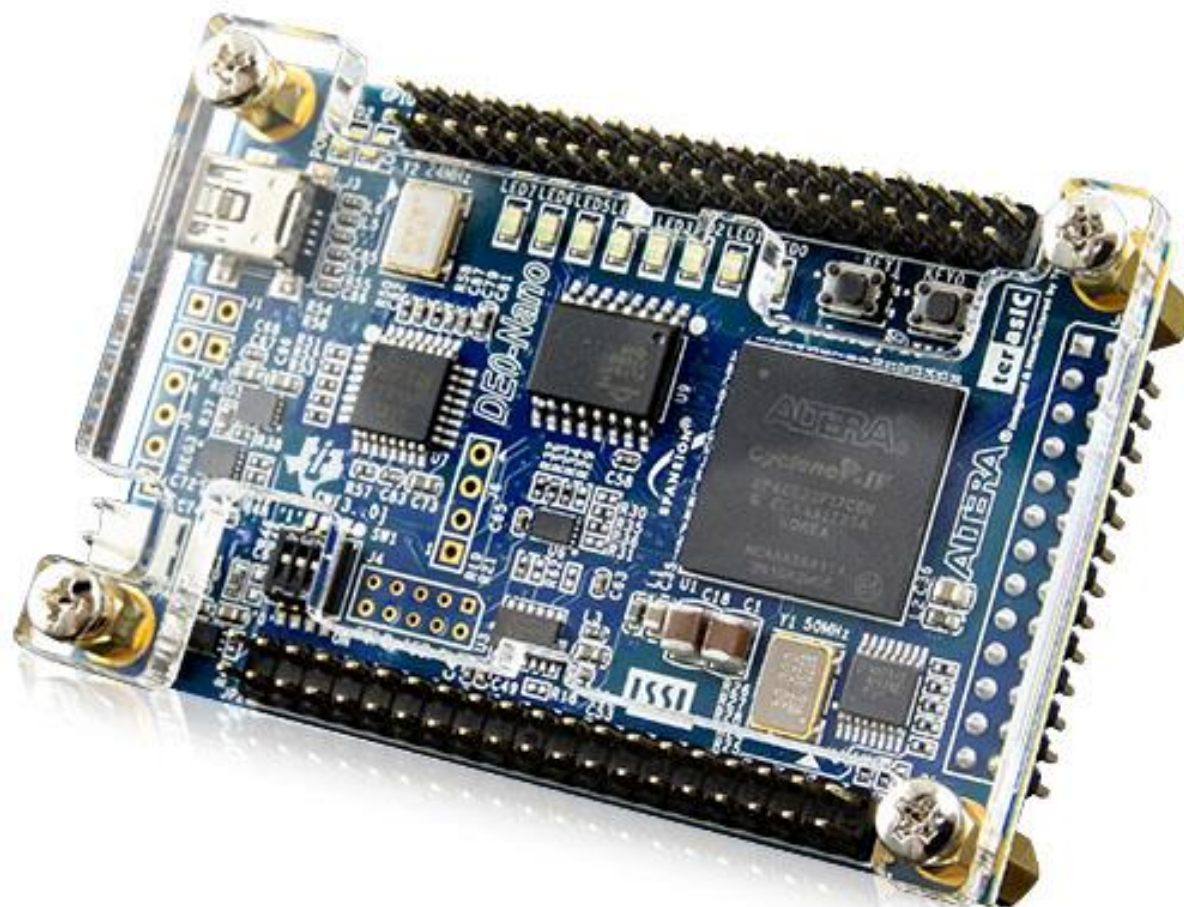


Области применения ПЛИС

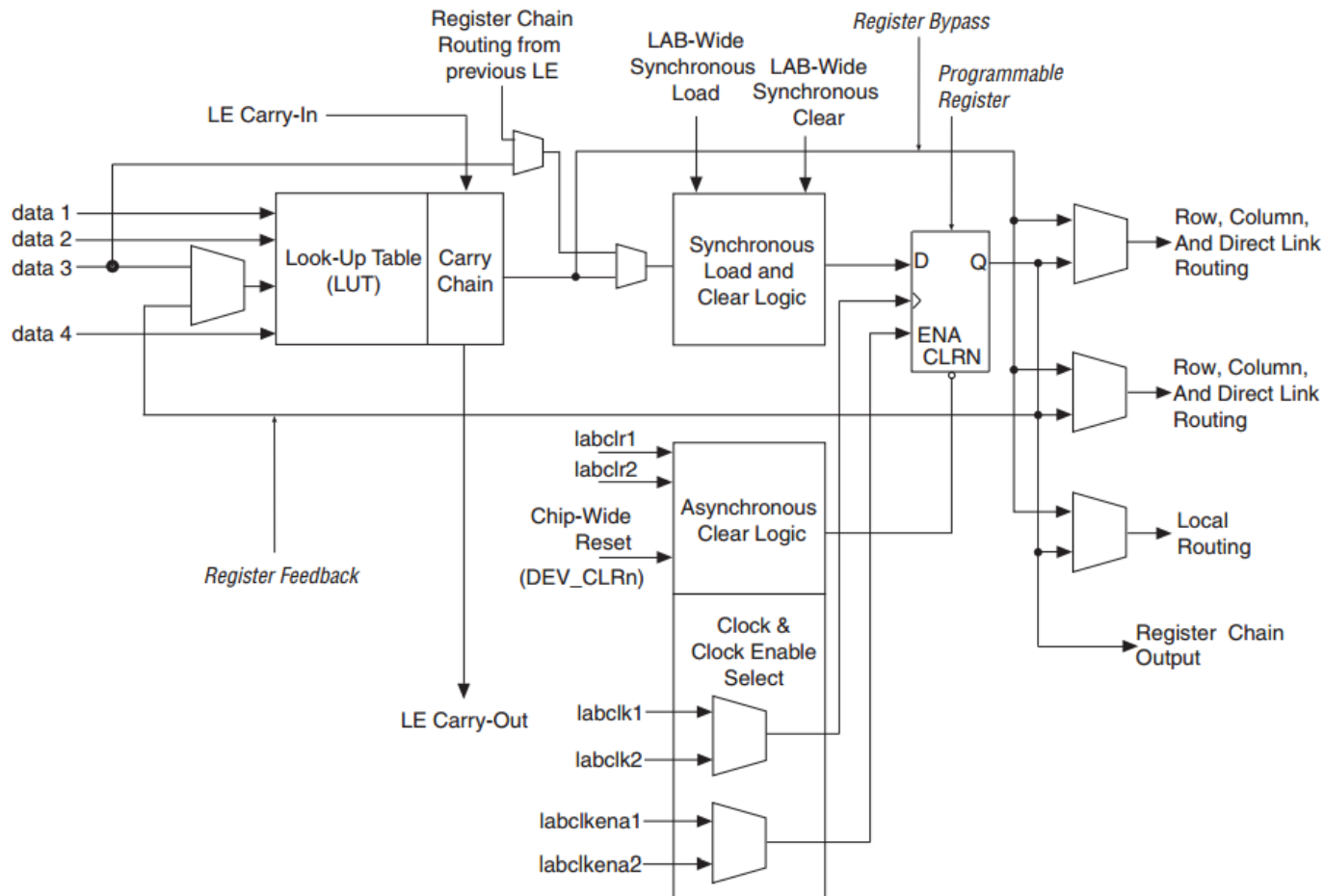
- Прототипирование интегральных схем



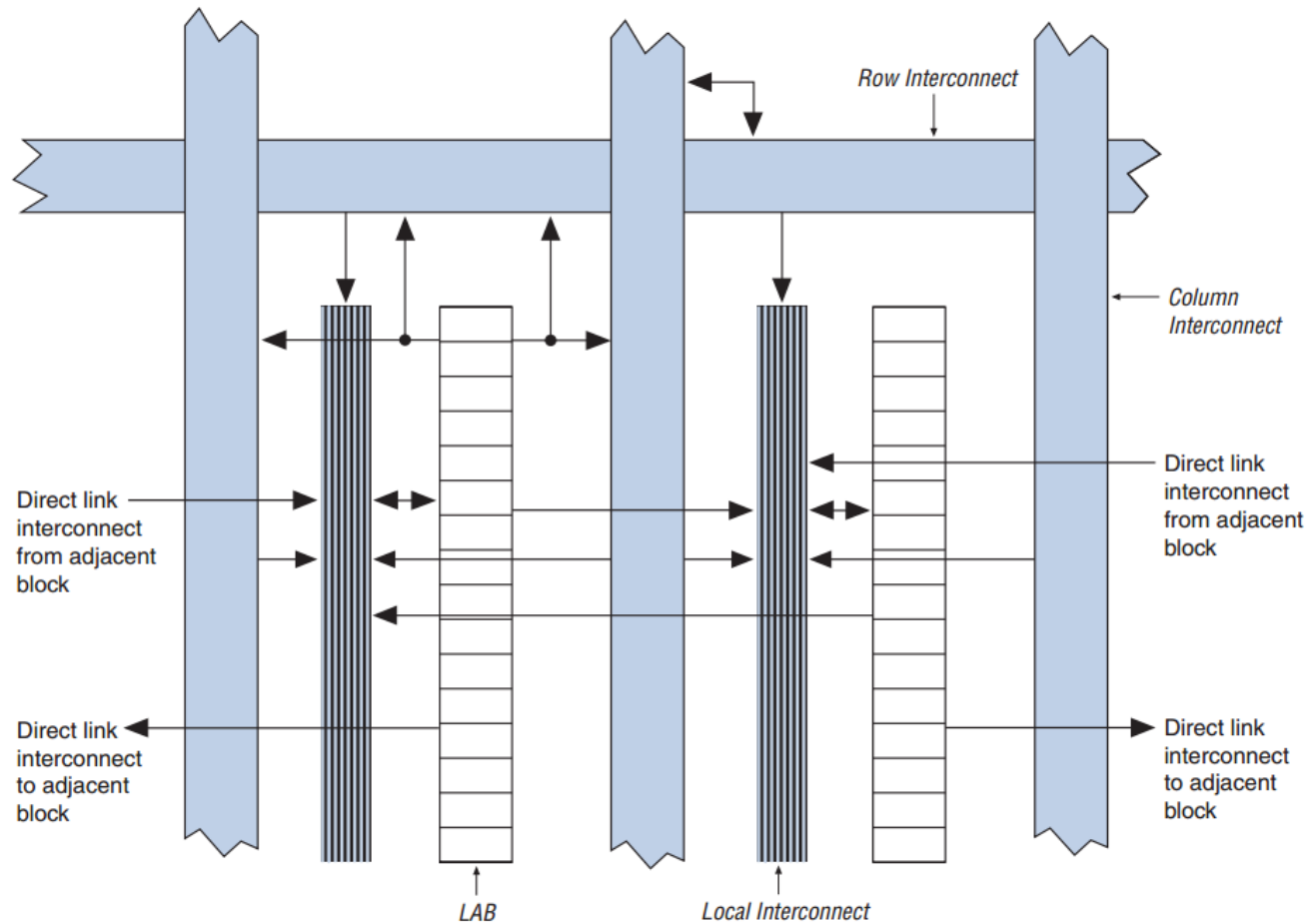
Устройство ПЛИС DE0-Nano



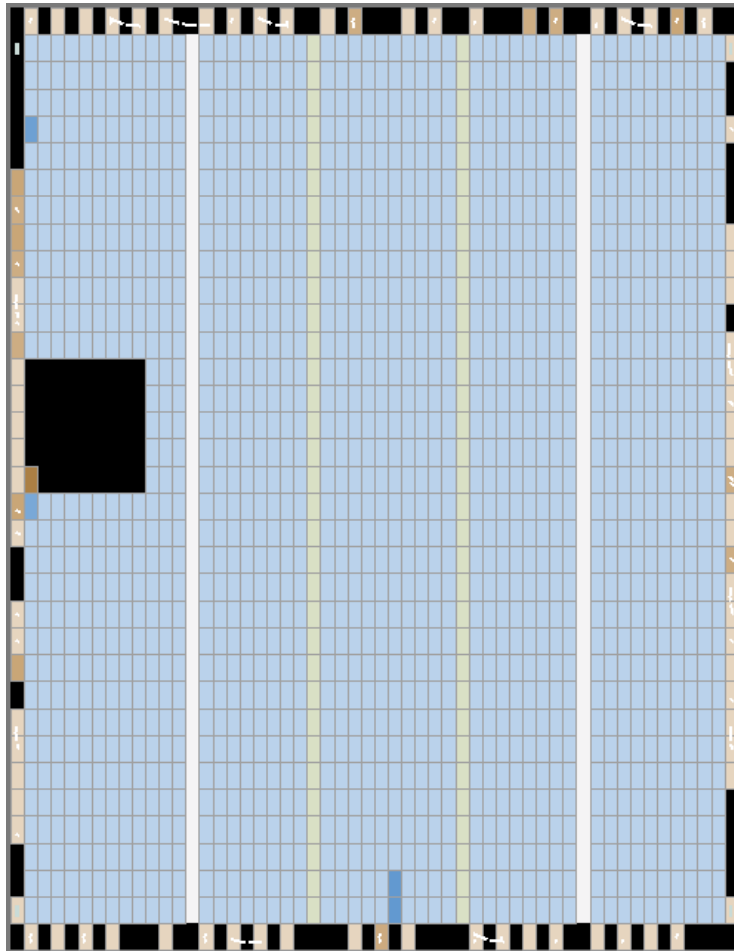
Устройство логических блоков



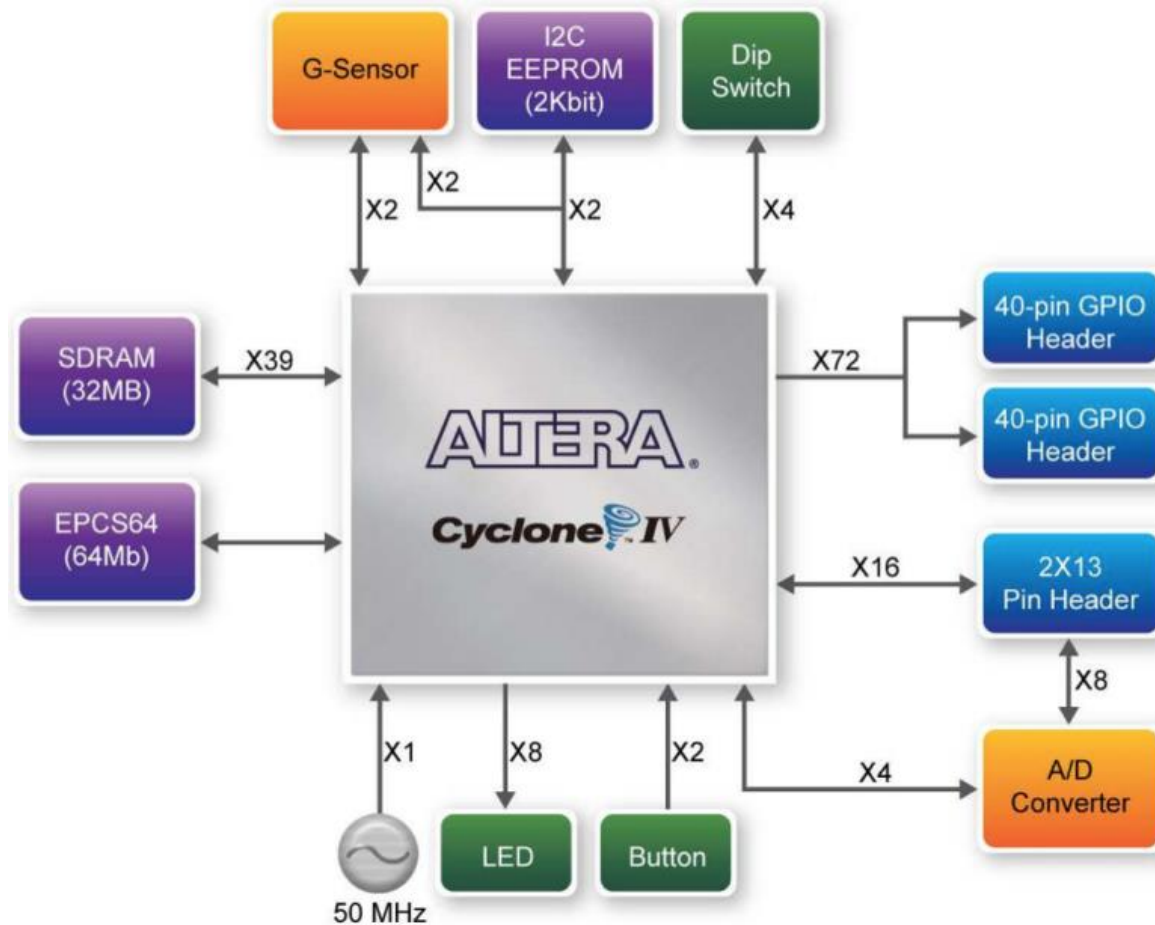
Массивы логических блоков и трассировочные ресурсы ПЛИС



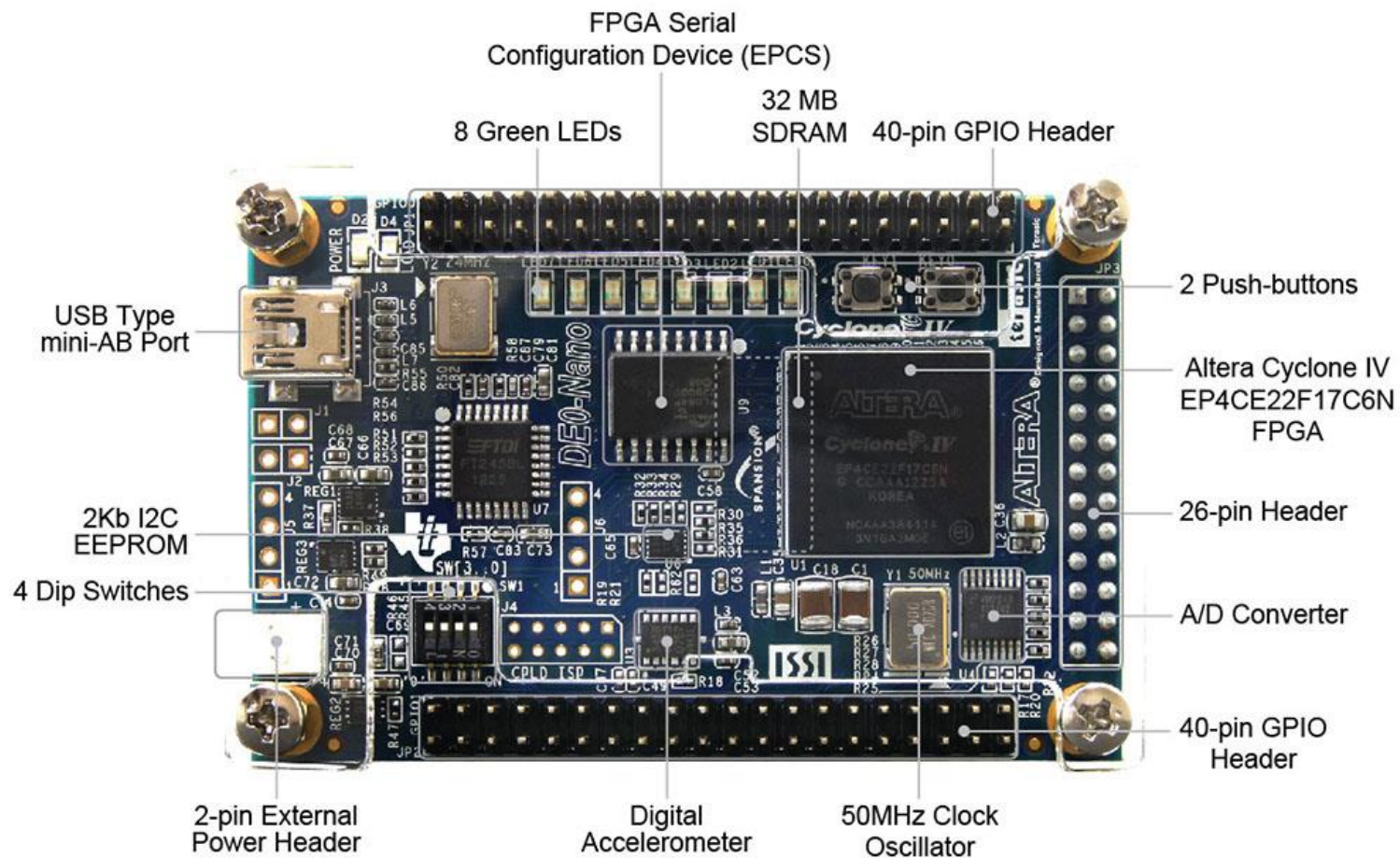
Структура блоков DE0-Nano



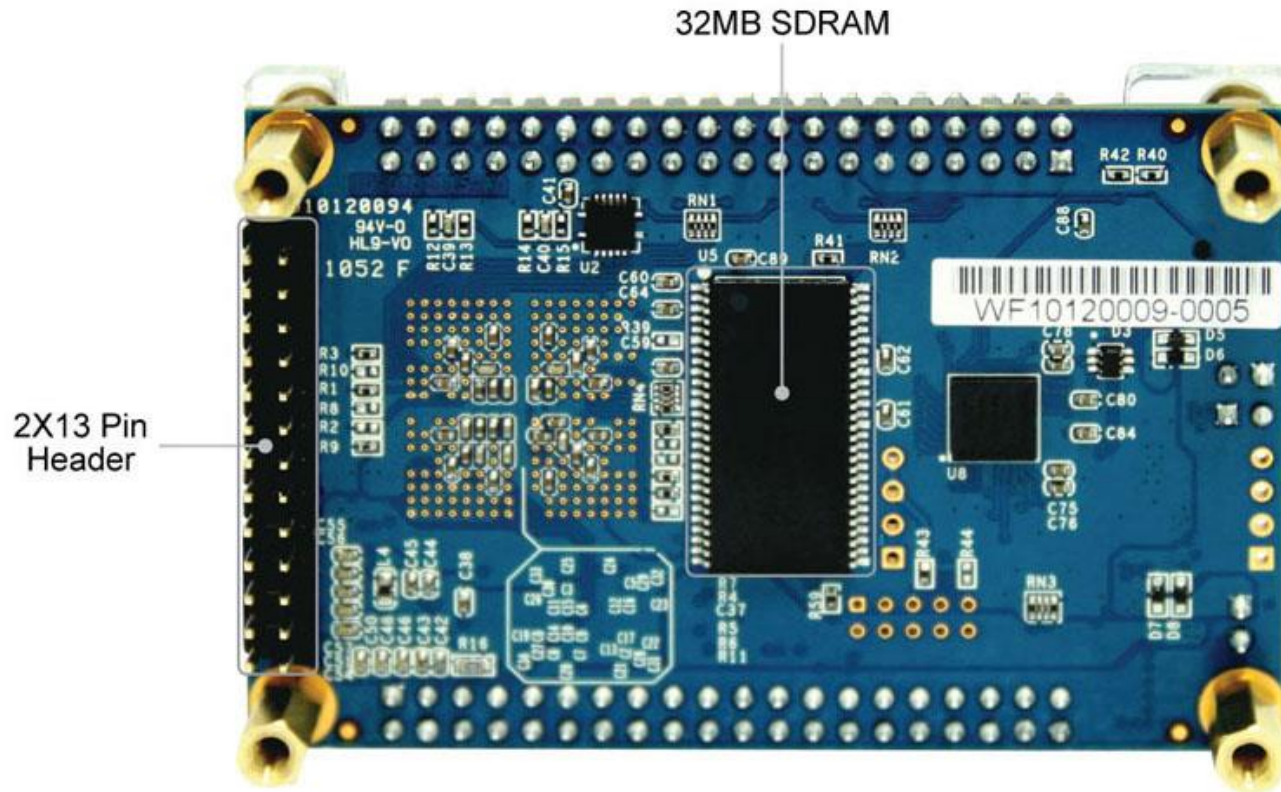
Периферия DE0-Nano



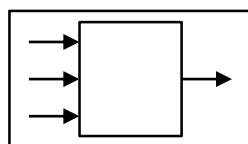
Периферия DE0-Nano



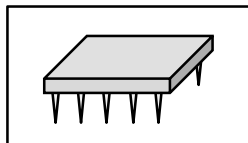
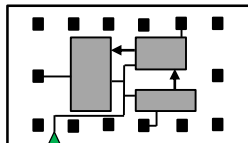
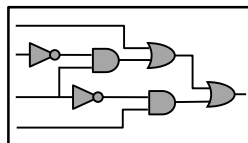
Периферия DE0-Nano



Маршрут проектирования ПЛИС



ENTITY test is
port a: in bit;
end ENTITY test;



Спецификация системы



Проектирование архитектуры



Логическое проектирование



Физическое проектирование

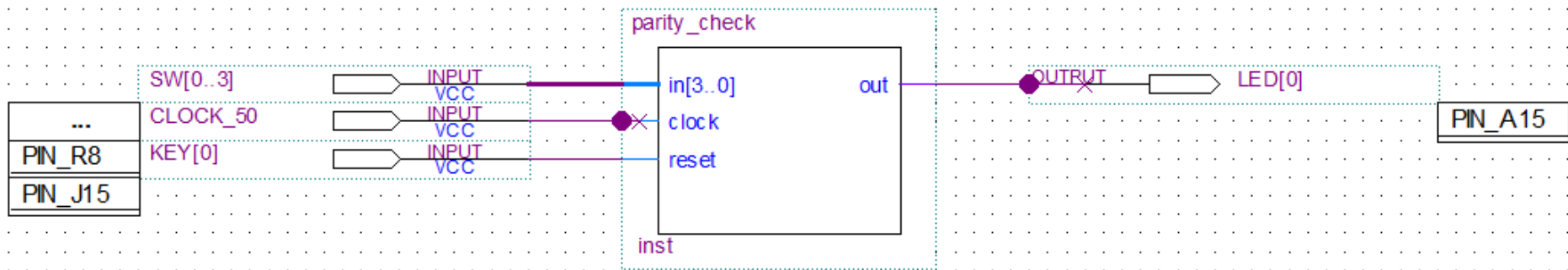


Временной анализ и анализ энергопотребления



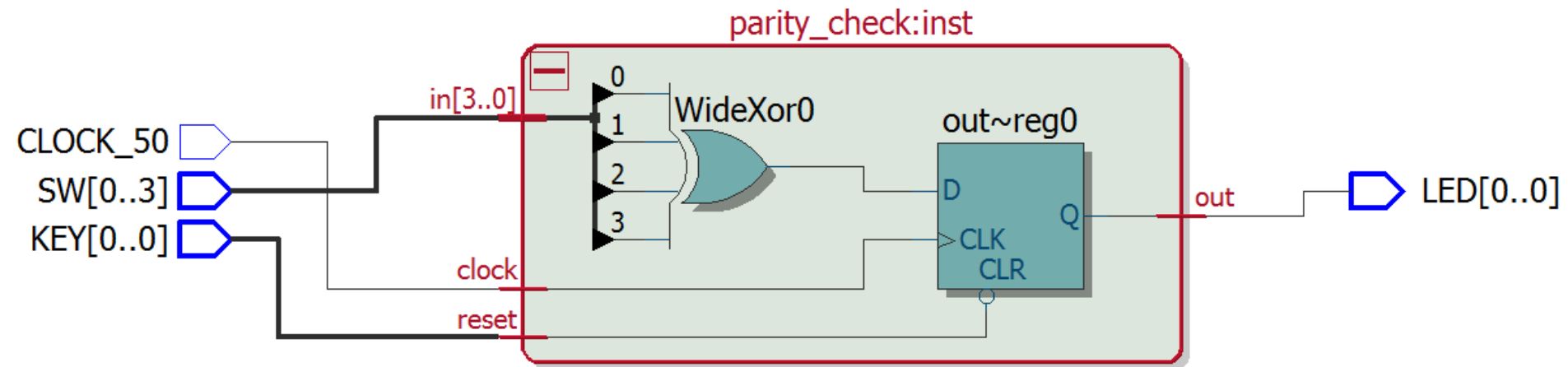
Конфигурация (программирование) ПЛИС

Спецификация системы

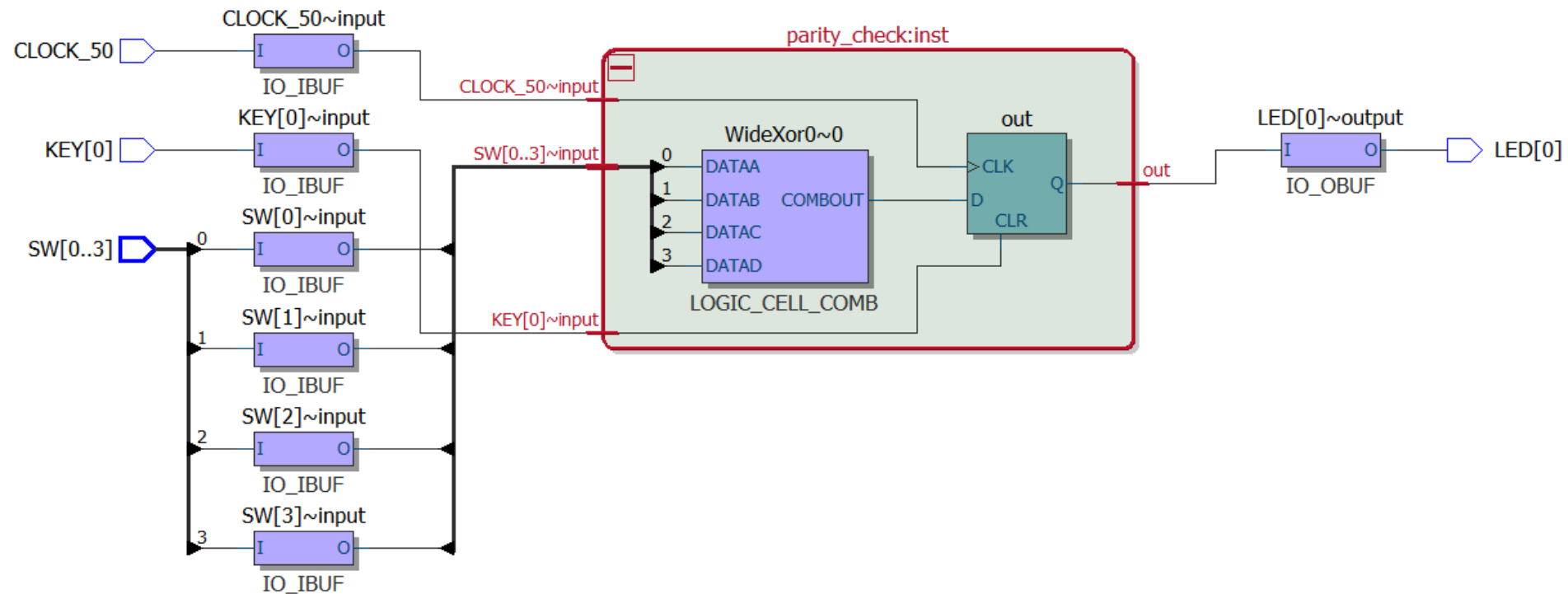


```
1 module parity_check(in, out, clock, reset);
2
3   input wire [3:0] in;
4   input wire clock, reset;
5
6   output reg out;
7
8   always @ (posedge clock or negedge reset)
9     if (~reset)
10       out <= 1'b0;
11     else
12       out <= ^in;
13 endmodule
```

Логический синтез



Привязка к библиотеке



Физический синтез

